

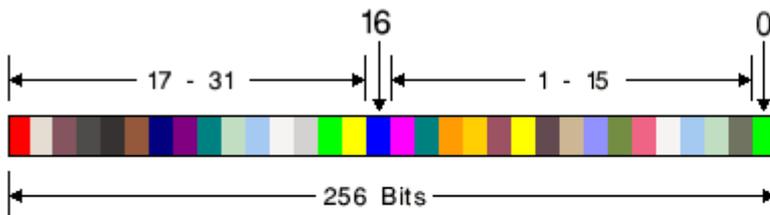
# INHALTSVERZEICHNIS

<b><u>1. DER WEG ZUR SYNCHRONEN DIGITALEN HIERARCHIE (SDH).....</u></b>	<b><u>2</u></b>
1.1. PCM30 System .....	2
1.2. Multiplexvorgänge bei plesiochronen Signalen.....	2
1.3. Hierarchieebene .....	3
1.4. Multiplexschema (Multiplexstruktur).....	4
<b><u>2. RAHMENAUFBAU.....</u></b>	<b><u>6</u></b>
2.1 Vom seriellen Datenstrom zum STM-Rahmen.....	6
2.2 Struktur und Aufbau des STM-1-Rahmens.....	6
2.3 Funktionen der 3 Teilbereiche des STM-1-Rahmens.....	7
<b><u>3. MAPPING.....</u></b>	<b><u>8</u></b>
3.1 Containertypen.....	8
3.2 Grafische Darstellung der Virtuellen Container .....	9
3.3 Was ist ein Multiframe ? .....	11
3.4 Verschiedene Nutzlaststrukturen im STM-1-Rahmen .....	11
<b><u>4. OVERHEAD BYTES .....</u></b>	<b><u>16</u></b>
4.1. Aufgaben des Section Overhead SOH Bereiches .....	16
4.2. Aufbau des Regenerator Section Overhead RSOH.....	17
4.3. Aufbau des Multiplex Section Overhead MSOH .....	19
4.4. Gesamter Section Overhead.....	20
4.5. Overheadbytes von VC-4 und VC-3.....	21
4.6. Overheadbytes von VC-12.....	22
<b><u>5. POINTERAKTIONEN.....</u></b>	<b><u>24</u></b>
5.1 Warum benötigen wir Pointeraktionen ? .....	24
5.2 Dynamische VC-4 Ausrichtung und AU – 4 Pointer.....	24
5.3 Dynamische VC-4-Ausrichtung VC-12.....	26
5.4 Kontinuierlicher Datenstrom.....	26
<b><u>6. ABKÜRZUNGEN .....</u></b>	<b><u>28</u></b>
<b><u>7. TABELLEN- UND ABBILDUNGSVERZEICHNIS .....</u></b>	<b><u>29</u></b>

## 1. Der Weg zur Synchronen Digitalen Hierarchie (SDH)

### 1.1. PCM30 System

Die Leistungsfähigkeit eines Übertragungsnetzes hängt in entscheidender Weise von der Zahl der gleichzeitig möglichen Signalverbindungen ab. Aus diesem Grund wurden Verfahren zur besseren Ausnutzung der Leitungskapazität entwickelt. Zum Beispiel das PCM30 System [Abbildung 1.1]. Beim PCM30 System werden 30 Nutzkanäle mit einer Datenrate von jeweils 64 Kbit/s zu einem Signal von einer Datenrate von 2048 Mbit/s gemultiplext. Jeweils 8 Bits der Eingangssignale werden in einem Schritt gemultiplext. Weitere zwei Kanäle sind für Signalisierungsinformationen vorgesehen (üblicherweise: Zeitschlitz 0 für Synchnosierung, Zeitschlitz 16 für Outband-Signalisierung).



#### PCM30-System:

**30 Nutzkanäle à 64 kbit/s**

**Datenrate: 2,048 Mbit/s**

**PCM30-Rahmen:**

**Kapazität: 256 Bits**

**Nutzinformation: 240 Bits**

**Signalisierung: 16 Bits**

Abbildung 1.1 PCM 30 System

### 1.2. Multiplexvorgänge bei plesiochronen Signalen

Sollen mehrere PCM30 Signale über eine Leitung transportiert werden, so werden Multiplexverfahren [Abbildung 1.2] angewendet. Die überschüssige Transportkapazität wird mit Stuffbits aufgefüllt. Das 8 Mbit/s (34 Mbit/s) Signal entspricht einer Datenrate von 8,448 Mbit/s (34,368 Mbit/s).

2 Mbit/s auf 8 Mbit/s

8 Mbit/s auf 34 Mbit/s

34 Mbit/s auf 140 Mbit/s

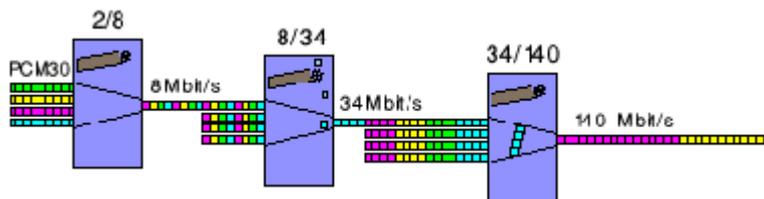


Abbildung 1.2 Multiplexvorgänge

Multiplexvorgänge bei plesiochronen Signalen mit einer Datenrate von mehr als 2 Mbit/s bezeichnet man als Multiplexen höherer Ordnung.

## 1.3. Hierarchieebene

Die Basis für die Multiplexebenen bei plesiochronen Signalen bildet das 64 Kbit/s Signal. Ausgehend von dieser Basis trennen sich die Hierarchieebenen [Abbildung 1.3] in verschiedene Zweige auf.

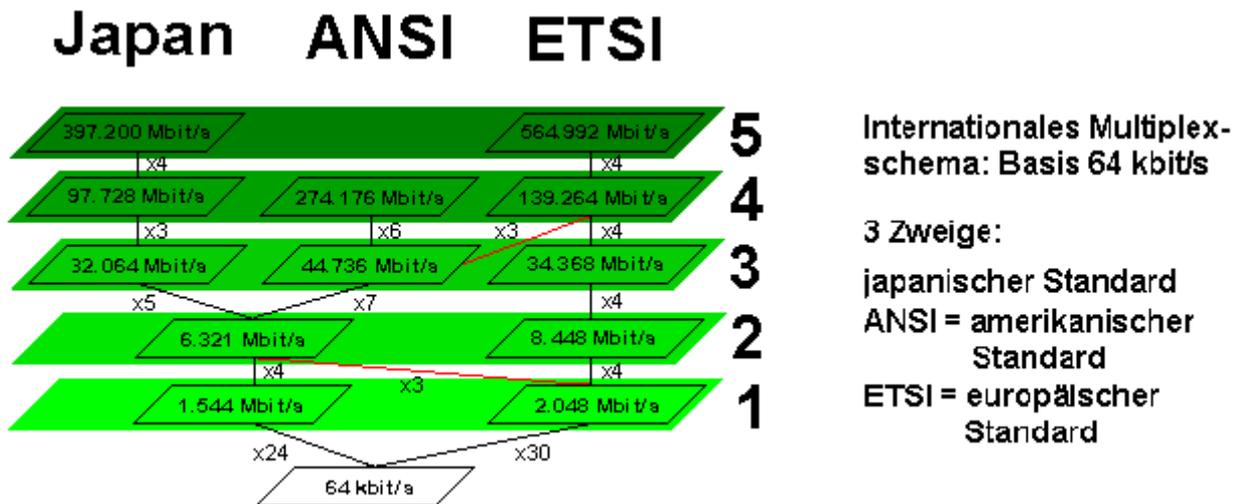


Abbildung 1.3 Hierarchieebene

- Probleme der plesiochronen Hierarchie PDH:
  - keine direkten Schnittstellen zwischen Signalen unterschiedlicher Hierarchiestufen. Will man beispielsweise aus einem Signal der Ebene 4 ein Signal der Ebene 1 extrahieren, so müssen mehrere Demultiplexvorgänge ausgeführt werden.
  - Bei weltweiter Signalübertragung sind Konverter an den Geltungsgrenzen der Multiplexhierarchiestrukturen notwendig, die die Signalrate auf die entsprechende Norm anpassen.
  - Fehlende Flexibilität die man für ein weltumspannendes System zur Datenübertragung erwartet.
  
- Einführung einer neuen Technik von SDH mit folgenden Leistungsmerkmalen:
  - basierend auf weltweiten Standards
  - Digitalsignale von SDH können ohne einen Wechsel des Übertragungsstandards grenzüberschreitend transportiert werden.
  - standardisierte Schnittstellen ermöglichen den Anschluß von unterschiedlichen Herstellern
  - zusätzliche Übertragungskapazität für Netzmanagementaufgaben steht bereit
  - direkte Zugriffsmöglichkeit auf Einzelkanäle. Unabhängig von der Datenrate können Nutzsignale direkt in den synchronen Datenstrom eingefügt oder aus ihm herausgelöst werden

In der SDH-Technik ist es möglich, bereits bestehende plesiochrone Netzstrukturen in ein synchrones Netz zu integrieren. Die plesiochronen Digitalsignale werden hierzu in festgelegte SDH Strukturen gepackt, s.a. Kapitel [Mapping](#).

## 1.4. Multiplexschema (Multiplexstruktur)

Ausgehend vom synchronen amerikanischen Übertragungsstandard SONET wurde vom internationalen Normungsgremium der ITU-T die SDH Multiplexstruktur definiert [Abbildung 1.4]. Anhand dieser Multiplexstruktur werden plesiochrone Digitalsignale der unterschiedlichen Datenraten in das synchrone Transportmodul eingebunden.

Das europäische Normungsgremium ETSI hat ein Multiplexschema definiert [Abbildung 1.5], in dem nur eine Untermenge aller Möglichkeiten zur Einbindung von plesiochronen Signalen in die synchrone digitale Hierarchie vorgesehen ist. Einige Strukturen, die mit dem amerikanischen Übertragungsstandard gekoppelt sind, entfallen in diesem Multiplexschema. Dies führt zu SDH Netzen die einfacher und kostengünstiger aufgebaut werden können.

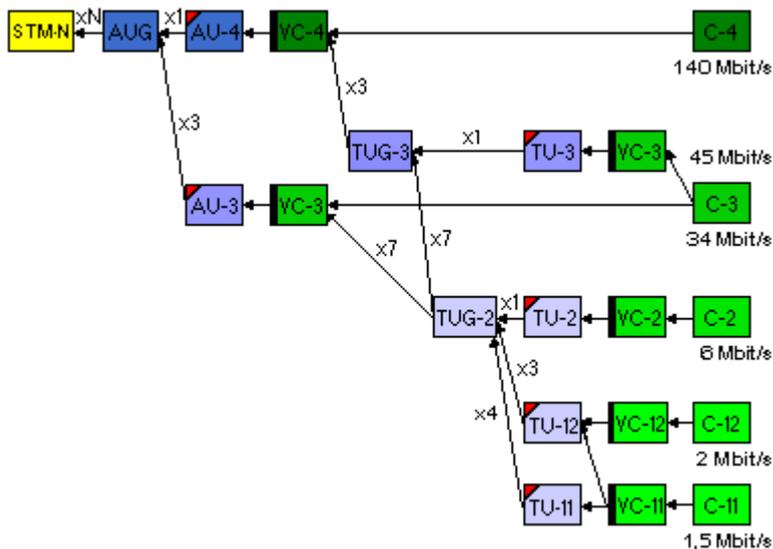


Abbildung 1.4 ITU-T- Multiplexschema

Im ITU-T Multiplexschema sind folgende Multiplexvarianten vorgesehen:

140 Mbit/s Signale werden über den Container C4 in das synchrone Transportmodul eingebunden. 34 Mbit/s Signale und 45 Mbit/s Signale benutzen den Container C3. Für 6 Mbit/s Signale benutzt man den Container C2, für 2 Mbit/s den Container C-12 und für 1,5 Mbit/s Signale den Container C11.

Über das ITU-T Multiplexschema sind alle Möglichkeiten zur Einbindung von plesiochronen Digitalsignalen in synchrone Übertragungsstrukturen gegeben.

## SDH – Grundlagen

ETSI gilt für den europäischen Zweig (insgesamt 5 Multiplexebenen). In der SDH stehen für die Multiplexebenen 4, 3 und 1 [Abbildung 1.3] für plesiochrone Signale mit Datenraten von 140 Mbit/s, 34 Mbit/s und 2 Mbit/s passende Transporteinheiten zur Verfügung.

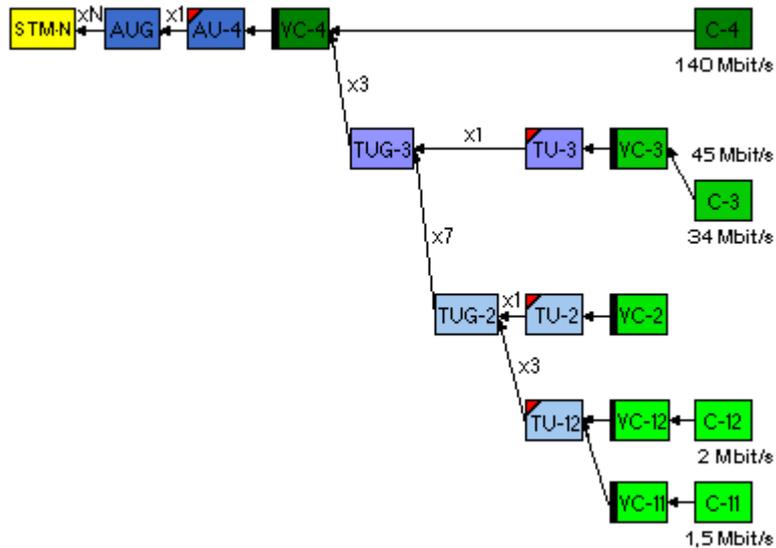


Abbildung 1.5 ETSI- Multiplexschema

## 2. Rahmenaufbau

In der Synchronen Digitalen Hierarchie werden gerahmte Signale übertragen. Das synchrone Transport Modul STM ist der Multiplexrahmen in der SDH. Die Übertragung erfolgt mit einer Bitrate von 155 Mbit/s. Weitere STM's sind der STM-4 Rahmen mit einer Datenrate von 633 Mbit/s und der STM-16 Rahmen mit einer Datenrate von 2,4 Gbit/s.

### 2.1 Vom seriellen Datenstrom zum STM-Rahmen

Zwischen zwei Netzelementen A und B fließt ein serieller Datenstrom mit einer Transportbitrate von 155 Mbit/s. Jeweils 8 Bits des seriellen Datenstrom werden zu einem Byte zusammengefaßt. Auf der Empfangsseite eines Netzelementes wird der serielle Datenstrom byteweise in einem Speicher abgelegt. Ist der Speicher voll, dann werden die dort gespeicherten Daten zu einem STM Rahmen zusammengefaßt. Dieser synchrone gerahmte Datenstrom wird im Netzelement weiterverarbeitet.

### 2.2 Struktur und Aufbau des STM-1-Rahmens

Der STM-1-Rahmen ist das STM der ersten Hierarchie-Ebene [[Abbildung 2.1](#)]. Der Rahmen hat eine Breite von 270 Spalten und eine Höhe von 9 Reihen. Jede Spalte des STM-1-Rahmens entspricht einem Byte. Damit ergibt sich eine Kapazität von 2430 Bytes pro Rahmen. Die Rahmendauer beträgt 125 µs. Im Payloadbereich eines Synchronen Transport Moduls STM wird die Nutzlastinformation transportiert.

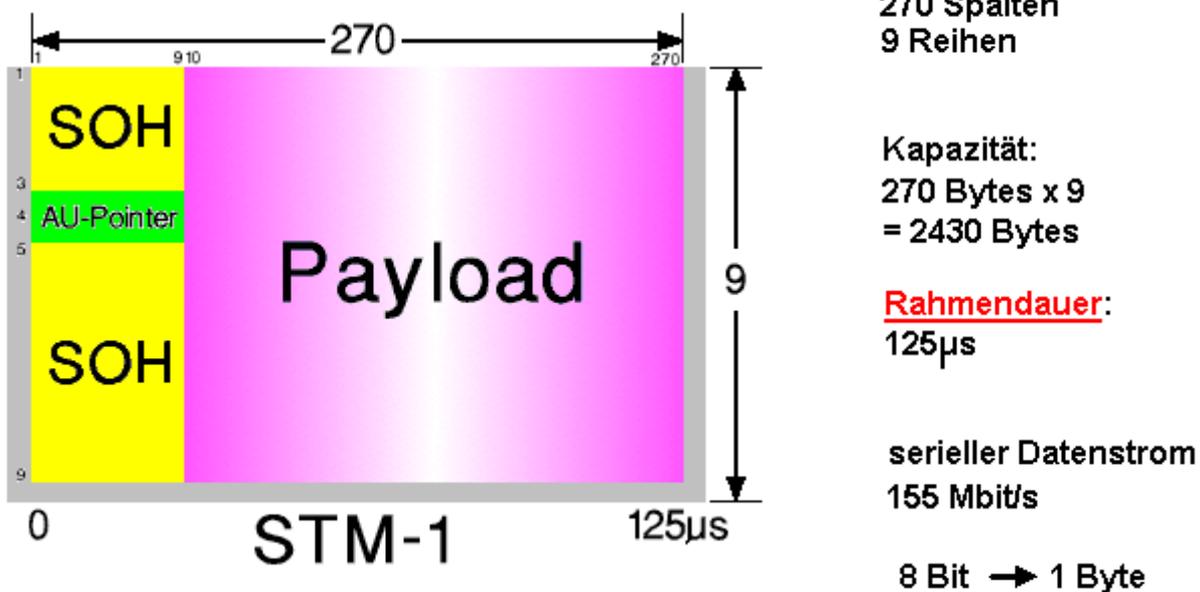


Abbildung 2.1 Rahmenaufbau

### 2.3 Funktionen der 3 Teilbereiche des STM–1-Rahmens

Die Teilbereiche eines STM–1-Rahmens haben folgende Funktionen [[Tabelle 2.1](#)].

1.	Payload	im Payloadbereich eines STMs werden die Nutzlastinformationen transportiert.
2.	SOH	bedeutet Section overhead und enthält zusätzliche Informationen die zum Betrieb, Überwachung und Steuerung der SDH Systeme erforderlich sind.
3.	AU-Pointer	ist die Administration Unit eines STMs und enthält Informationen über den Rahmenbeginn des Virtuellen Containers VC höchster Ordnung im Payload-Bereich. Der VC ist ein Container, der um einen Path Overhead ergänzt wird. Das Path Overhead POH enthält Betriebs-, Überwachungs- und Steuerfunktionen.

*Tabelle 2.1* Funktionen der Teilbereiche des STM–1-Rahmens

### 3. Mapping

Definition: Werden plesiochrone Datensignale in festgelegte SDH Strukturen gepackt, so nennt man diesen Vorgang "Mapping".

#### 3.1 Containertypen

- Was ist ein Container ?

Die Transporteinheiten für Nutzsignale in der Synchronen Digitalen Hierarchie heißen Container C. Man unterscheidet zwischen Containern C-4, C-3 und C-12 [[Tabelle 3.1](#)].

Typ	Nutzlastkapazität	Welches Signal kann in ihm transportiert werden ?
C-4	2340 Bytes	140 Mbit/s
C-3	756 Bytes	34 Mbit/s
C-12	34 Bytes	2 Mbit/s

Tabelle 3.1 Containertypen

- Was ist ein virtueller Container ?

Ergänzt man einen Container mit Zusatzinformationen, dem Path Overhead POH, so erhält man den entsprechenden Virtuellen Container VC. Man unterscheidet zwischen Virtuellen Containern VC-4, VC-3 und VC-12 [[Tabelle 3.2](#)].

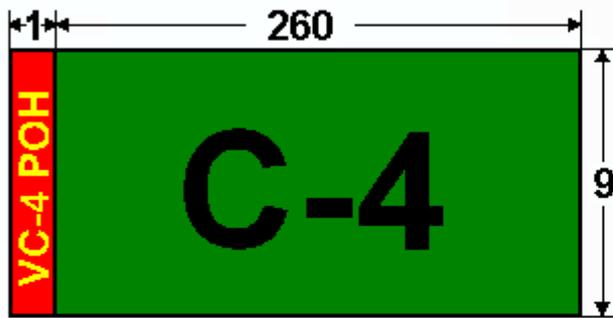
Typ	Gesamtkapazität	Nutzlastkapazität	Welches Signal kann in ihm transportiert werden ?
VC-4	2349 Bytes	2340 Bytes	140 Mbit/s
VC-3	765 Bytes	756 Bytes	34 Mbit/s
VC-12	35 Bytes	34 Bytes	2 Mbit/s

Tabelle 3.2 Virtuelle Container - Typen

## 3.2 Grafische Darstellung der Virtuellen Container

### Virtueller Container VC- 4

Er ist der größte virtuelle Container [Abbildung 3.1], der in der SDH zur Verfügung steht. Der VC-4 setzt sich aus dem Container C-4 und dem Path Overhead VC-4 POH zusammen. Die erste Spalte des virtuellen Containers VC-4, mit 9 Bytes, ist für den VC-4 POH reserviert. Im VC-4 POH werden Betriebs-, Überwachungs-, und Steuerfunktion übertragen, die den Signalpfad von der Erzeugung des VC-4 bis zu dessen Auflösung betreffen.



### Virtueller Container VC- 4

**Größe:**  
261 Spalten  
9 Reihen

**Gesamtkapazität:**  
261 Bytes x 9  
= 2349 Bytes

**Nutzlastkapazität:**  
260 Bytes x 9  
= 2340 Bytes

**140-Mbit/s-Signal kann transportiert werden**

**Path Overhead VC- 4  
POH: 9 Bytes**

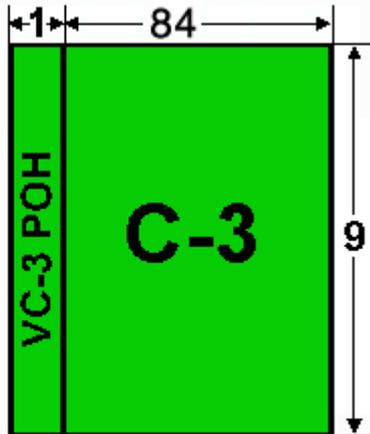
Abbildung 3.1 Virtueller Container VC-4

Der Virtuelle Container VC-4 hat eine Größe von 261 Spalten und 9 Reihen. Seine Gesamtkapazität beträgt somit 2349 Bytes. Über den Container C-4 werden 2340 Bytes als Nutzlastkapazität zur Verfügung gestellt. Dies entspricht einer Übertragungsrate von 149,76 Mbit/s. Damit läßt sich problemlos ein 140 Mbit/s Signal transportieren. Die restliche Transportkapazität wird zur Synchronisation des plesiochronen Signals auf die Taktrate des synchronen Netzes verwendet.

### Virtueller Container VC-3

Der VC-3 setzt sich aus dem Container C-3 POH [Abbildung 3.2] und dem Path Overhead VC-3 POH zusammen. Die 9 Bytes des VC-3 POH entsprechen dem VC-4.

Der Virtuelle Container VC-3 hat eine Größe von 85 Spalten und 9 Reihen. Seine Gesamtkapazität beträgt somit 765 Bytes. Über den Container C-3 werden 756 Bytes als Nutzlastkapazität zur Verfügung gestellt. Dies entspricht einer Übertragungsrate von 48,384 Mbit/s. Damit läßt sich problemlos ein 34 Mbit/s Signal transportieren. Die restliche Transportkapazität wird, wie beim virtuellen Container VC-4, zur Synchronisation des plesiochronen Signals auf die Taktrate des synchronen Netzes verwendet.



**Virtueller Container VC-3**

Größe:  
85 Spalten  
9 Reihen

Gesamtkapazität:  
85 Bytes x 9  
= 765 Bytes

Nutzlastkapazität:  
84 Bytes x 9  
= 756 Bytes

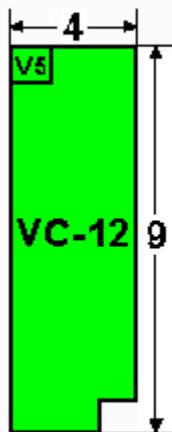
34-Mbit/s-Signal kann transportiert werden

VC-3 POH = VC-4 POH

Abbildung 3.2 Virtueller Container VC-3

Virtuelle Container VC-12

Der VC-12 setzt sich aus dem Container C-12 [Abbildung 3.3] und dem Path Overhead (V5-Byte) zusammen. Das erste Byte (V5 Byte) des virtuellen Containers VC-12 ist für den VC-12 POH reserviert



**Virtueller Container VC-12**

Größe:  
4 Spalten  
9 Reihen

Gesamtkapazität:  
35 Bytes

Nutzlastkapazität:  
34 Bytes

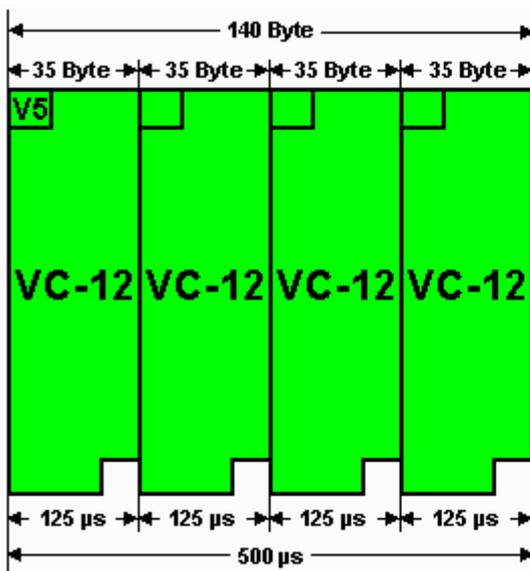
2-Mbit/s-Signal kann transportiert werden

Abbildung 3.3 Virtueller Container VC-12

Der Virtuelle Container VC-12 hat eine Größe von 4 Spalten und 9 Reihen. Die letzte Spalte enthält nur 8 Reihen. Seine Gesamtkapazität beträgt somit 35 Bytes. Über den Container C-12 werden 34 Bytes als Nutzlastkapazität zur Verfügung gestellt. Dies entspricht einer Übertragungsrate von 2,176 Mbit/s. Damit läßt sich problemlos ein 2 Mbit/s Signal transportieren. Die restliche Transportkapazität wird wieder zur Synchronisation des plesiochronen Signals auf die Taktrate des synchronen Netzes verwendet.

## 3.3 Was ist ein Multiframe ?

Vier Virtuelle Container VC-12 werden zu einem VC-12 Multiframe (Überrahmen) zusammengefaßt. Dieser Überrahmen hat demzufolge eine Gesamtkapazität von 140 Bytes und eine Rahmendauer von 500 µs. Der Multiframe [Abbildung 3.4] ist die kleinste Transporteinheit in der SDH-Technik.



### Virtueller Container VC-12

Path Overhead VC-12 POH:

1 Byte = V5-Byte

4 x VC-12=

VC-12 **Multiframe**  
(Überrahmen)

Multiframe-Kapazität:

4 x 35 Bytes = 140 Bytes

Multiframe-Rahmendauer:

4 x 125 µs = 500 µs

Abbildung 3.4 4\*VC-12 Multiframe

Er bleibt von der Signalquelle bis zur Signalsenke als Einheit zusammen. Aus diesem Grund ist das V5-Byte nur in jedem vierten VC-12 enthalten. Die übrigen V5-Bytes des Multiframe stehen als zusätzliche Kapazität zu Verfügung.

## 3.4 Verschiedene Nutzlaststrukturen im STM-1-Rahmen

Die Transporteinheiten für Nutzsignale wurden in den Kapiteln 3.1 und 3.2 beschrieben. Jetzt werden die verschiedenen Nutzlaststrukturen beschrieben. Als Grundlage dient die Multiplexstruktur [Abbildung 1.5]. Für die Transportmodule VC-2 und VC-11 sind in Europa keine entsprechenden Bitraten gebräuchlich. Deshalb wird das Einbinden der Nutzbitraten (von 140 Mbit/s, 34 Mbit/s und 2 Mbit/s) hier näher betrachtet.

### Tributary Unit TU-12

Ausgangspunkt ist der Container C-12 in dem ein 2 Mbit/s Signal transportiert wird. Durch hinzufügen eines POH und generieren eines Pointers, zur Lokalisierung des virtuellen Containers VC-12, entsteht aus dem Container C-12 die Tributary Unit TU-12. [Abbildung 3.5]. Die TU-12 hat eine Größe von 4 Spalten und 9 Reihen. Dies entspricht einer Gesamtkapazität von 36 Bytes.

## SDH – Grundlagen

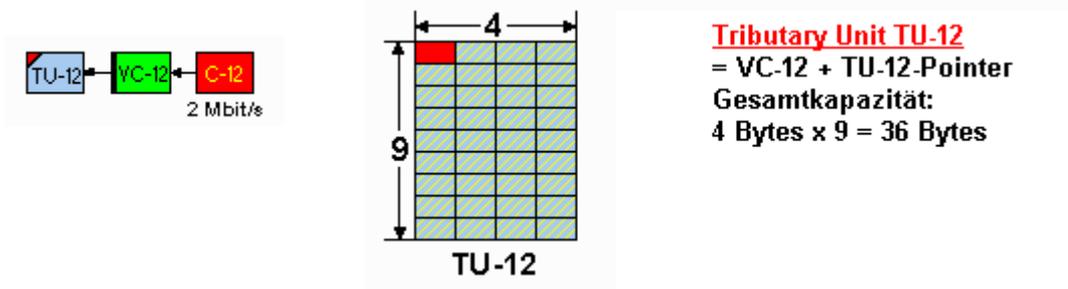


Abbildung 3.5 Tributary Unit TU-12

### Tributary Unit Group TUG-2

3 \* Tributary Unit TU-12 werden in eine Tributary Unit Group TUG-2 gemultiplext. Beim Multiplexvorgang von 3\* TU-12 nach TUG-2 wird byte für byte geladen. Das spaltenweise Füllen von Bytes in die nächst höhere Datenstruktur bezeichnet man als byteinterleave.

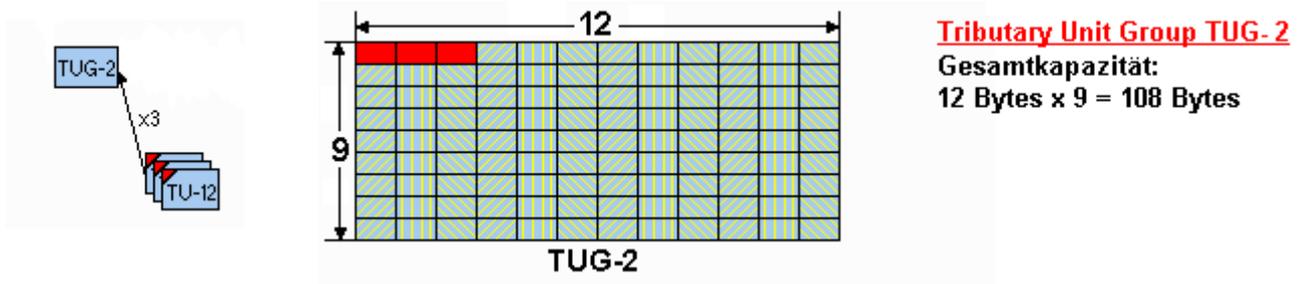


Abbildung 3.6 Tributary Unit Group TUG-2

Die TUG-2 hat eine Größe von 12 Spalten und 9 Reihen. Dies entspricht einer Gesamtkapazität von 108 Bytes

### Tributary Unit Group TUG-3

Es gibt zwei Möglichkeiten eine Tributary Unit Group TUG-3 einzubinden. Deshalb kann die TUG-3 unterschiedliche Nutzlaststrukturen besitzen.

Bei der ersten Möglichkeit werden 7 \* Tributary Unit Group TUG-2 zu einer Tributary Unit Group TUG-3 gemultiplext [Abbildung 3.7 von A ausgehend]. Das Einbinden der 7 \* Tributary Unit Group TUG-2 in Tributary Unit Group TUG-3 wird wiederum byteweise (byteinterleave) durchgeführt. Die Tributary Unit Group TUG-3 hat eine Größe von 86 Spalten und 9 Reihen. Dies entspricht einer Gesamtkapazität von 774 Bytes.

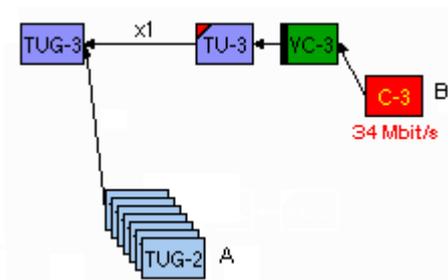


Abbildung 3.7 Tributary Unit Group TUG-3

## SDH – Grundlagen

Die zweite Möglichkeit Nutzdaten in die Tributary Unit Group TUG-3 einzubinden ist, daß anstelle einer 7\* Tributary Unit Group TUG-2 auch eine Tributary Unit TU-3 [[Abbildung 3.10](#)] eingebunden werden kann [[Abbildung 3.7](#) von B ausgehend].

zu A:

Wenn alle TUG-2's in die TUG-3 eingebunden sind, so steht in den ersten 3 Bytes der TUG-3 der Null Pointer Identikator NPI [[Abbildung 3.7](#)]. Er zeigt an, daß sich die 7 TUG-2 aufgrund der Phasengleichheit von TUG-2 und TUG-3 an definierten Positionen in der TUG-3 befinden.

Die restlichen 15 Bytes der TUG-3 werden mit Fülldaten aufgefüllt. Die Fülldaten werden als fixedstuff bezeichnet [[Abbildung 3.8](#)].

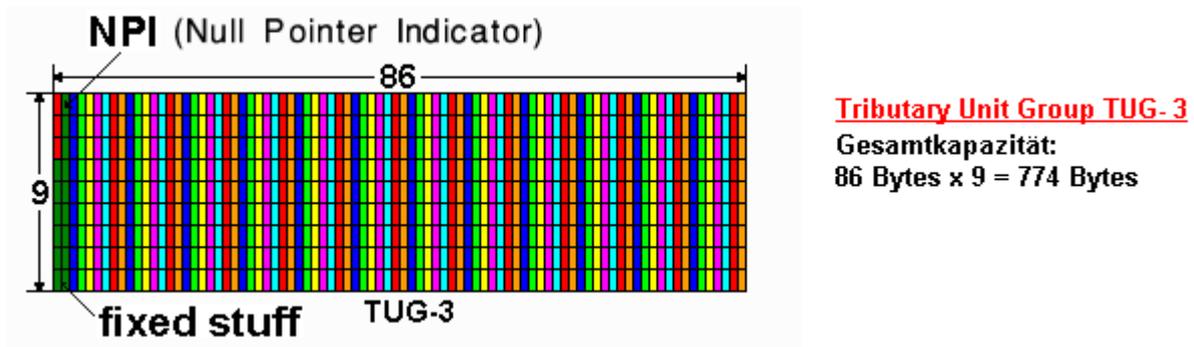


Abbildung 3.8 TUG-3 Struktur durch 7\*TUG-2

zu B:

In den ersten drei Bytes der TUG-3 steht der TU-3-Pointer. Er zeigt auf den Beginn des virtuellen Containers VC3. Die Pointerbytes werden als H1, H2, H3 bezeichnet. [[Abbildung 3.9](#)].

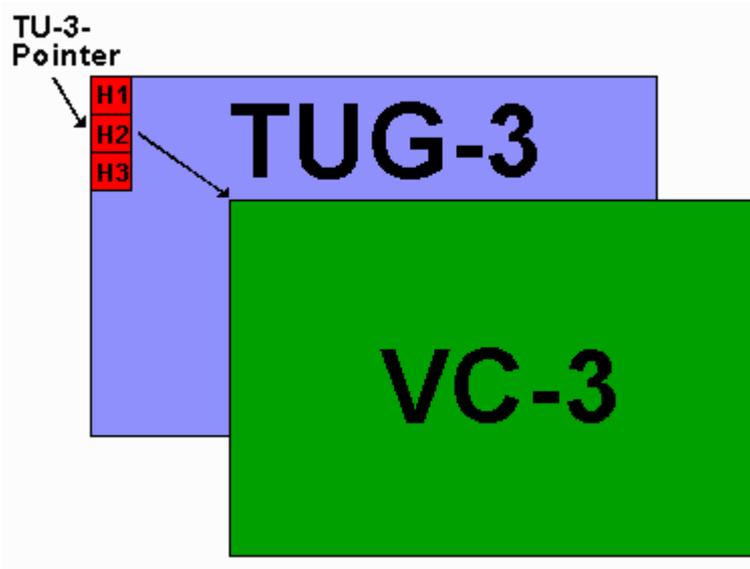


Abbildung 3.9 TUG-3 Struktur durch VC-3 + TU-3Pointer

## SDH – Grundlagen

### Tributary Unit TU-3

Der Container C-3 besitzt die Kapazität ein 34 Mbit/s Signal aufzunehmen. Durch hinzufügen von Füllbits eines Path Overhead VC-3 POH und generieren eines TU-3 Pointers entsteht aus dem Container C-3 die Tributary Unit TU-3. [Abbildung 3.10]

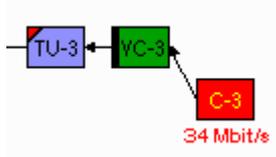


Abbildung 3.10 Tributary Unit TU-3

### VC-4

Hier gibt es ebenfalls zwei Möglichkeiten. [Abbildung 3.11] Entweder werden 3 \* TUG-3 in einen VC-4 gemultiplext oder der Inhalt eines VC-4 kann aber auch aus einem 140 Mbit/s Signal bestehen, das in einem Container C-4 gepackt wird. Der virtuelle Container VC-4 wird in den Payloadbereich des synchronen Moduls STM-1 eingebunden. Das Multiplexverfahren wird ebenfalls byteinterleave durchgeführt.



Abbildung 3.11 VC-4

### Administration Unit AU-4

Der Virtuelle Container VC-4 und der AU-4-Pointer bilden zusammen die Administration Unit Group AU-4 [Abbildung 3.12].

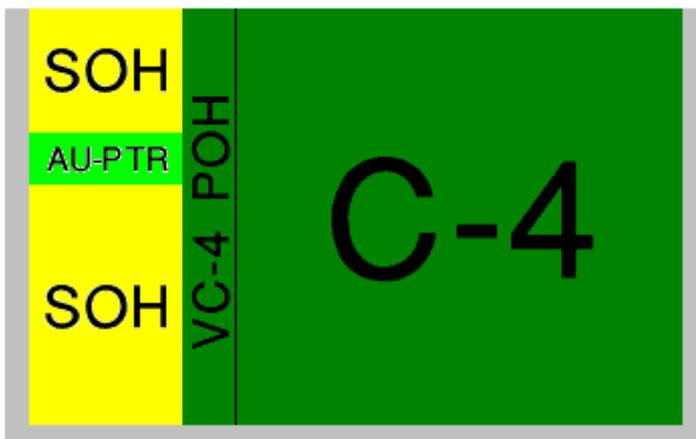


Abbildung 3.12 Administration Unit AU-4

## SDH – Grundlagen

Über die AU- und TU-pointer lassen sich innerhalb eines STM-1-Rahmens alle Nutzlastcontainer lokalisieren. [Abbildung 3.13]

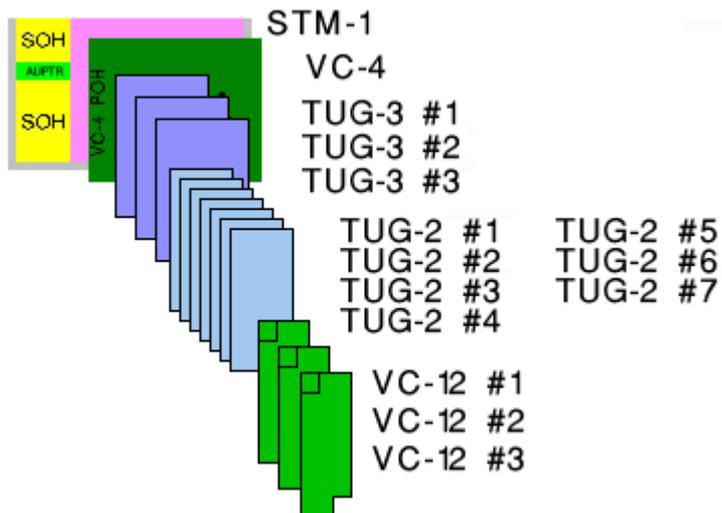


Abbildung 3.13 Gesamtübersicht der Nutzlaststrukturen in einem STM-1-Rahmen

## 4. Overhead Bytes

### 4.1. Aufgaben des Section Overhead SOH Bereiches

Ein plesiochrones Signal, das mehrere Teilnehmerkanäle mit einer Datenrate von jeweils 64kbit/s zusammenfaßt, soll über ein synchrones Netz geschickt werden [[Abbildung 4.1](#)].

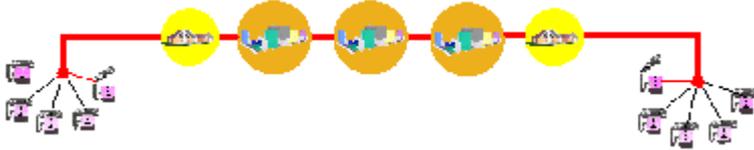


Abbildung 4.1 synchrones Netz

Am Beginn der Signalreise durch das vereinfachte synchrone Netz [[Abbildung 4.2](#)] wird in einem Netzelement 1 = NE 1 der STM-Rahmen generiert, der das plesiochrone Signal transportiert. Das STM-Signal durchläuft dann mehrere synchrone Leitungsverstärker (Repeater). Hier wird der Signalpegel erhöht, um größere Entfernungen überbrücken zu können. An der Stelle, an der das plesiochrone Signal das synchrone Netz wieder verläßt, wird der STM-Rahmen in einem Netzelement 2 = NE 2 terminiert. Das plesiochrone Signal wird nun seinem Bestimmungsort zugeführt.

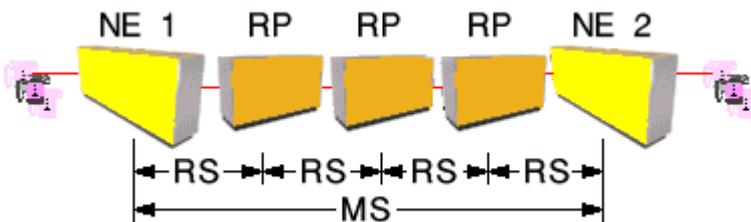


Abbildung 4.2 Vereinfachtes Netz

Im synchronen Netz durchläuft das Signal mehrere Abschnitte, die man als Sections bezeichnet.

Die Multiplex Section MS [[Abbildung 4.2](#)] ist der Teil einer Übertragungstrecke, der sich vom Generieren des STM-Rahmens bis zu dessen Terminierung (Auswertung der Daten) erstreckt.

Die Regeneration Section RS [[Abbildung 4.2](#)] ist der Teil einer Übertragungstrecke, der sich zwischen zwei benachbarten Repeatern oder am Beginn und Ende einer Multiplex Section zwischen Netzelement und benachbartem Repeater erstreckt.

Der Section Overhead SOH eines STM-1-Rahmens ist dementsprechend in zwei Bereiche untergliedert [[Abbildung 4.3](#) und [Abbildung 4.8](#)].

Die Zeilen 1 bis 3 markieren den Regeneration Section Overhead RSOH. Dieser Bereich wird in jeder Regenerator Section zwischen zwei synchronen Netzelementen generiert und terminiert. Die Zeilen 5 bis 9 markieren den Multiplex Section Overhead MSOH. Dessen Informationsinhalt wird transparent über die Regenerator Section geführt. Eine Auswertung der Daten erfolgt nur in den Endstellen der Multiplex Section MS.

## SDH – Grundlagen

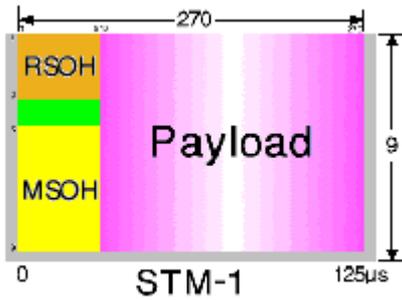
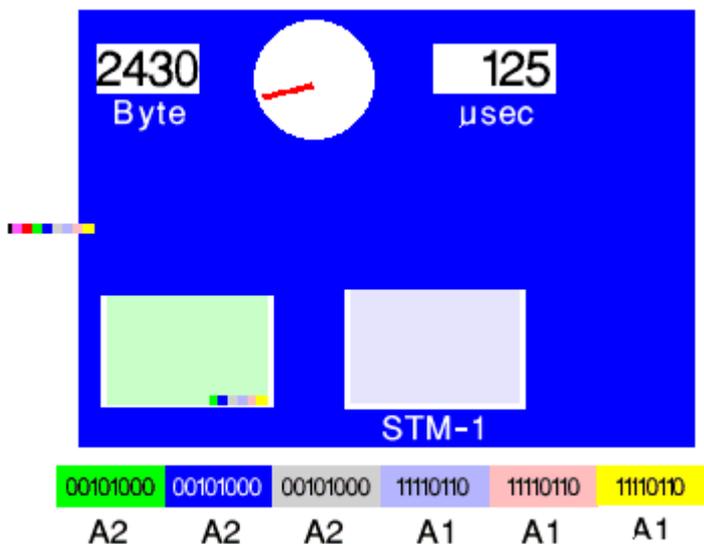


Abbildung 4.3 Aufteilung der Section Overhead

### 4.2. Aufbau des Regenerator Section Overhead RSOH

Bytes A1 und A2 [\[Abbildung 4.8\]](#)

In der Zeile 1 des RSOH befinden sich die Synchronisationsbytes A1 und A2. Zusammen bilden sie das Rahmensynchronisationswort. Um die Funktion des Rahmensynchronisationswortes besser zu verstehen betrachten wir die Empfangsseite eines Netzelementes [\[Abbildung 4.4\]](#).



A1,A2 = **Rahmensynchronisationswort**  
(3 mal vorhanden)

Abbildung 4.4 Empfangsseite eines Netzelementes

Die Bytes A1 und A2 enthalten ein bestimmtes Bitmuster. Mit Hilfe des Bitmusters wird der Beginn eines STM-1- Rahmen erkannt. Bei falschem Bitmuster, z.B. fehlerhaftes Bit von A1 wird der STM-1 Rahmen nicht erkannt. Als Folge dieses Fehlers tritt ein Rahmenverlust (LOF Lost of frame) auf und die Daten werden verworfen [\[Abbildung 4.5\]](#).

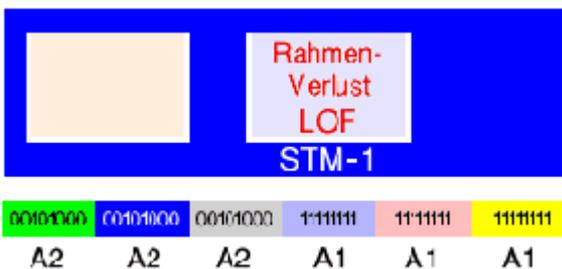


Abbildung 4.5 Rahmenverlust Lost of Frame LOF

## SDH – Grundlagen

### Byte C1 [Abbildung 4.8]

Das Byte C1 ist das sogenannte STM1- Identifier. Er kennzeichnet den Platz eines STM1- Rahmens in einem STM-N Signal. Die Funktion von C1 läßt sich am Beispiel [Abbildung 4.6] erklären.

Vier STM-1 Signale werden in einem NE 1 zu einem STM-4 Signal verknüpft. Im STM-4 Signal wird jedem der STM-1 Signale eine bestimmte Position zugewiesen. Im Byte C1 ist jedem der STM-1 Signale eine Kennung mitgegeben. Wird das STM-4-Signal am anderen Ende der Übertragungstrecke im NE 2 terminiert, so findet anhand des Byte C1 die Identifikation des einzelnen STM-1-Signals statt.

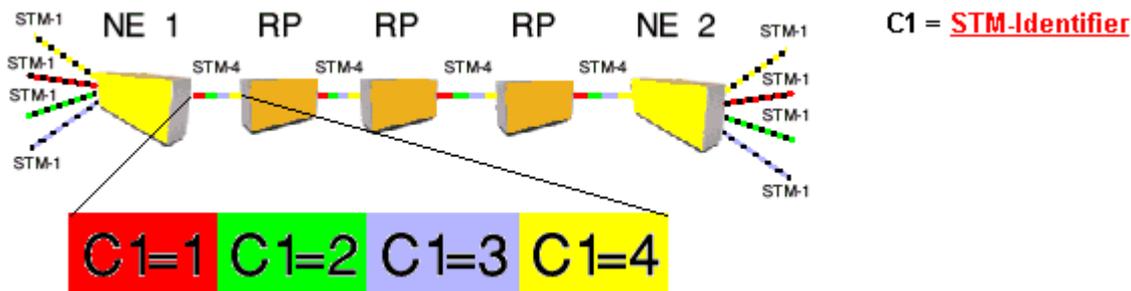


Abbildung 4.6 STM1- Identifier

### Byte B1 [Abbildung 4.8]

In der zweiten Zeile des RSOH steht das Byte B1. Dieses Byte dient der Fehlerkontrolle innerhalb einer Regenerator Section RS. Die Fehlerkontrolle wird durch eine Paritätsprüfung erreicht. Der Datenstrom in einer RS besteht aus aufeinanderfolgenden STM-N-Rahmen. Bei der Paritätsprüfung wird eine Prüfsumme über alle Bytes des vorangegangenen STM-N-Rahmens gebildet. Das Ergebnis der Prüfsumme wird in das Byte B1 des nachfolgenden STM-N-Rahmens geschrieben. Diese Paritätsprüfung nennt man Bit-Interleaved Parity BIP-8.

### Bytes E1, F1, D1-D3 [Abbildung 4.8]

Über eine RS hinweg stehen diese Bytes im RSOH für interne Sprach- und Datenkommunikation bereit:

- E1 ist der RSOH-Dienstkanal  
Das Byte E1 wird als RSOH-Dienstkanal für Sprache genutzt. Für Netzservice oder Administrationszwecke kann hierüber eine Sprachkommunikation stattfinden .
- F1 ist der Anwender Kanal  
Über F1 können sowohl Sprach- als auch Datensignale transportiert werden. Der Anwenderkanal ist z.B. für Netzadministrator reserviert.
- D1 – D3 sind die Datenübertragungskanäle mit einer Datenrate von 192 Kbit/s  
Die Bytes D1 bis D3 werden als Datenübertragungskanäle über eine RS hinweg genutzt. Mit Hilfe von D1 bis D3 können z.B. andere synchrone NE entweder gesteuert oder überwacht werden .

## 4.3. Aufbau des Multiplex Section Overhead MSOH

### B2 [Abbildung 4.8]

In der Zeile 5 des MSOH stehen die B2 Bytes (jeweils drei mal vorhanden). Ähnlich wie bei dem Byte B1 im RSOH sind diese Bytes für die Fehlerkontrolle einer Multiplex Section vorgesehen. Die Fehlerkontrolle wird ebenfalls durch eine Paritätsprüfung erreicht.

Wie bei der Prüfsumme im RSOH wird bei der B2 Paritätsprüfung eine Prüfsumme über die Bytes des vorangegangenen STM-N-Rahmens gebildet. Im Unterschied zu B1 werden die Bytes des RSOH nicht mitgezählt.

Das Ergebnis der Prüfsumme wird in die B2 Bytes des nachfolgenden STM-N-Rahmens geschrieben. Diese Paritätsprüfung nennt man Bit Interleaved Parity BIP-24.

### E2, D4 - D12 [Abbildung 4.8]

Das sind Bytes für eine interne Sprach- und Datenkommunikation.

- E2 ist der MSOH-Dienstkanal

Das Byte E2 wird als Dienstkanal für Sprache über eine Multiplex Section hinweg genutzt. Über den Dienstkanal kann für Service und Administrationzwecke eine Sprachverbindung betrieben werden.

- D4 – D12 sind die Datenübertragungskanäle mit einer Datenrate von 576kbit/s

Die Bytes D4 - D12 dienen zur Datenübertragung über eine Multiplex Section MS hinweg. Ähnlich wie mit D1- D3 des RSOH's können auch mit D4 – D12 andere Netzelemente gesteuert und überwacht werden, die auf den MSOH zugreifen.

### K1,K2 [Abbildung 4.8]

Die Bytes K1 und K2 in Zeile 5 des MSOH werden als Steuerkanal für die automatische Leitungersatzschaltung (Automatic Protection Switch APS)genutzt.

Ein Signal, im synchronen Übertragungsnetz [Abbildung 4.7 Bild 1], soll von A über C nach D übertragen werden. Zwischen den einzelnen Orten sind bidirektionale Verbindungen vorhanden, d.h. die Signale können in beide Richtungen übertragen werden. Der Signalweg von A nach C wird unterbrochen und ist somit gestört [Abbildung 4.7 Bild 2]. C empfängt kein Signal von A mehr und sendet eine Fehlermeldung an A zurück. Auf Grund der Bytes von K1 und K2 die von C nach A geschickt werden, wird in A automatisch auf einen anderen Übertragungsweg umgeschaltet. Die Signalübertragung von A nach D läuft jetzt über B.

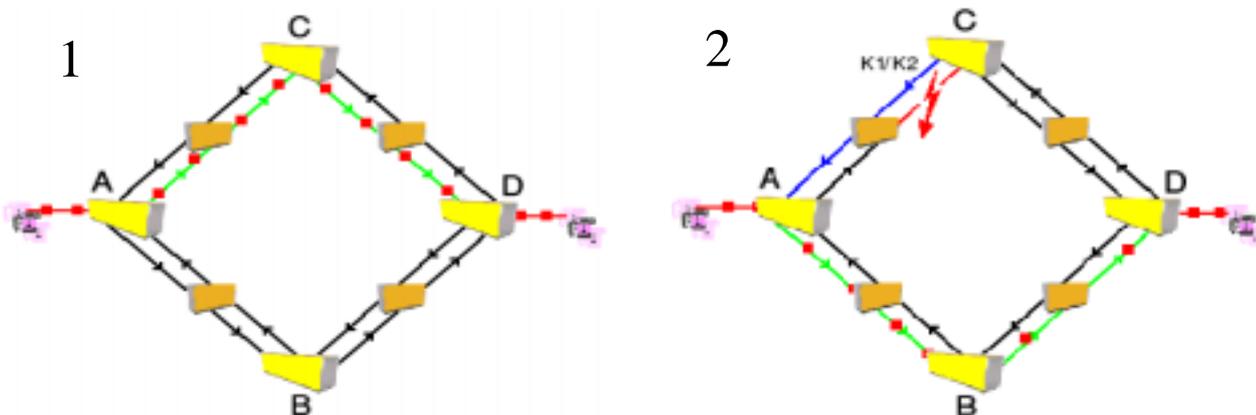


Abbildung 4.7 Funktion der automatischen Leitungersatzschaltung

## SDH – Grundlagen

Z1,Z2 [[Abbildung 4.8](#)]

Die Bytes Z1 und Z2 (jeweils drei mal vorhanden) in Zeile 9 des MSOH sind reservierte Bytes, deren Funktion noch nicht vollständig festgelegt wurde.

### 4.4. Gesamter Section Overhead

X [[Abbildung 4.8](#)]

Diese 6 Bytes sind für nationale Anwendungen reserviert und sind zur Zeit nicht belegt.

Nicht makierte Bytes [[Abbildung 4.8](#)]

Diese Bytes sind für zukünftige Internationale Standardisierung reserviert.

1	1	A1	A1	A1	A2	A2	A2	C1	X	X	9	
		B1			E1			F1	X	X		
	3	D1			D2			D3				
	5	AU-Pointer										
		B2	B2	B2	K1			K2				
		D4			D5			D6				
		D7			D8			D9				
		D10			D11			D12				
	9	Z1	Z1	Z1	Z2	Z2	Z2	E2	X	X		

D4 - D12 = **Datenübertragungs-**  
**kanäle** 576 kbit/s

E2 = **MSOH-Dienstkanal**

B2 = **Fehlerkontrolle**  
**Multiplex Section**

K1, K2 = **automatische Leitungs-**  
**ersatzschaltung APS**  
(Automatic Protection Switch)

Z1 = frei

Z2 = frei

X = nationale Byte

Abbildung 4.8 RSOH – AU-Pointer – MSOH

## 4.5. Overheadbytes von VC-4 und VC-3

Weitere Overheadbytes befinden sich im Payloadbereich des STM-1 Rahmens. Die hier transportierten virtuellen Container setzen sich aus einem Container, in dem das Nutzsignal enthalten ist und dem POH zusammen. Das VC-4 POH und das VC-3 POH besitzen die gleiche Overheadstruktur.

Die POH Struktur enthält 9 Bytes mit den folgenden Aufgaben und Funktionen:

### J1 [\[Abbildung 4.10\]](#)

An erster Stelle steht das Byte J1 und wird als Path Trace bezeichnet.

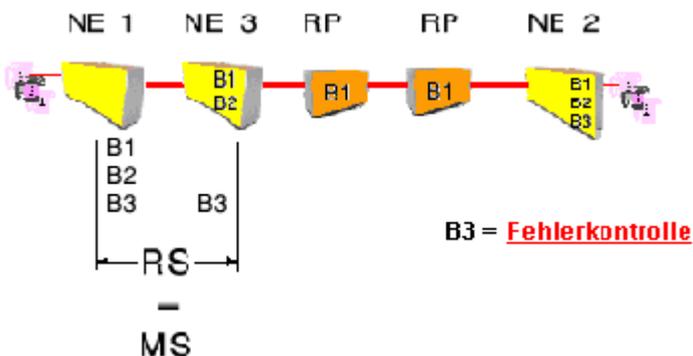
Im NE 1 des vereinfachten synchronen Übertragungsnetz [\[Abbildung 4.2\]](#), in dem die Generierung des STM Signals und folglich auch des virtuellen Containers VC stattfindet, werden in das Byte J1 des POH Informationen über eine Pfadkennung geschrieben. Eine Identifikation des Nutzsignals wird dadurch vereinfacht. Da pro Byte nur ein Zeichen transportiert werden kann, muß die Pfadkennung auf maximal 16 Rahmen verteilt werden. Die Pfadkennung wird transparent über das synchrone Übertragungsnetz transportiert. Im NE 2 wird der virtuelle Container terminiert und die Informationen des J1 Byte werden ausgelesen. Wird das Zeichen Carriage Return (CR) erkannt, so ist der Abschluß der Pfadkennung erreicht.

### B3 [\[Abbildung 4.10\]](#)

Das Byte B3 ist für die Fehlerkontrolle des VC-4 POH oder des VC-3 POH Verbindungen zuständig. Die Fehlerkontrolle findet anhand einer Prüfsummenbildung statt. Wie bei dem von Byte B1 des RSOH beschriebenen Verfahren ist die Paritätsprüfung identisch.

Der Unterschied zwischen den Fehlerkontrollen zwischen B1, B2 und B3 wird in [\[Abbildung 4.9\]](#) dargestellt. Es werden die Bytes B1 – B3 der Fehlerkontrolle betrachtet. Im NE 1 wird der VC generiert. Die Bytes B1- B3 werden ebenfalls generiert. Im nachfolgenden NE 3 werden die Bytes B1 und B2 terminiert. Das Byte B1 wird terminiert, da zwischen NE 1 und NE 3 eine RS durchlaufen wurde. Das Byte B2 wird terminiert, da es sich bei NE 3 um ein terminierendes Netz handelt und deswegen ist die Strecke zwischen NE 1 und NE 3 auch eine Multiplex Section. Das Byte B3 hingegen wird transparent weitergeleitet. Der VC, der in NE 1 generiert wurde, wird erst in NE 2 terminiert. Erst dort wird auch das B3 terminiert. Dies bedeutet das mit B3 der gesamte Pfad auf Fehler des VC kontrolliert wird.

Abbildung 4.9 Verlauf der Fehlerkontrolle im vereinfachten Netz



### C2 [\[Abbildung 4.10\]](#)

## SDH – Grundlagen

Das Byte C2 ist das Path Signal Label und kennzeichnet den Nutzlastinhalt des virtuellen Containers (VC).

C2 = 0, wenn der Payloadbereich des VC leer ist.

C2 = 1, wenn eine nicht spezifizierbare Nutzlast im Payloadbereich enthalten ist.

Weitere Werte von C2 für folgende Nutzlastarten:

C2 = 2                      Tributary Unit Group TUG-2

C2 = 13                     ATM (Asynchroner Transfer Mode - Zellen)

C3 = 14                     MAN (Metropolitan Area Network)

### G1 [\[Abbildung 4.10\]](#)

Das Byte G1 ist der Path Status und ermöglicht die Überwachung des Verbindungszustands. (Fehler wie FEBE Far End Block Error oder FERF Far Error Receive Failure) Tritt bei der vereinfachten Übertragungsstrecke [\[Abbildung 4.9\]](#), das mit bidirektionalen Verbindungen für Signalfuß in beide Richtungen ausgerüstet ist, eine Unterbrechung der Übertragungsstrecke des VC auf, so wird über das Byte G1 eine Fehlermeldung von NE 2 (Signalsenke) an das NE 1 (Signalquelle) gesandt.

### F2 [\[Abbildung 4.10\]](#)

Das Byte F2 dient ebenso wie das bekannte Byte F1 vom SOH, als interner Kommunikationskanal. Der Zugriff ist bei dem Byte F2 nur auf Netzelemente möglich, in denen der VC generiert und terminiert wird. In dem Beispiel [\[Abbildung 4.9\]](#) ermöglicht das Byte F2 eine betriebsinterne Kommunikation zwischen den Netzelementen NE 1 und NE 2

### H4 [\[Abbildung 4.10\]](#)

Das Byte H4 dient als Indikator für einen Multiframe

### Z1, Z2, Z3 [\[Abbildung 4.10\]](#)

Die Bytes Z1, Z2, Z3 sind zur Zeit noch nicht definiert und sind für zukünftige Anwendungen reserviert



#### **Path Overhead POH**

$$VC-4 POH = VC-3 POH$$

J1 = **Path Trace**

B3 = **Fehlerkontrolle**

C2 = **Path Signal Label**

G1 = **Path Status**

F2 = **interner  
Kommunikationskanal**

H4 = **Multiframe-Indikator**

Z1 - Z3 = frei

Abbildung 4.10 Path Overhead Bytes von VC-4 POH und VC-3 POH

## 4.6. Overheadbytes von VC-12

Im VC-12 ist das Overheadbyte POH das Byte V5. Im Multiframe tritt das V5 Byte nur in jedem ersten VC-12 auf. Die Bits werden wie folgt aufgeteilt [\[Tabelle 2.1\]](#).

## SDH – Grundlagen

<b>Bit 1-2</b>	<b>Fehlerkontrolle</b>
<b>Bit 3</b>	<b>Far End Block Error FEBE</b>
<b>Bit 4</b>	<b>Path Trace</b>
<b>Bit 5-7</b>	<b>Signal Label</b>
<b>Bit 8</b>	<b>Far End Receive Failure FERF</b>

*Tabelle 4.1* Overheadbytes des VC-12

Die ersten zwei Bits enthalten das Ergebnis der Prüfsummenbildung Bit 2 über den VC-12 Überrahmen. Diese Prüfsumme wird zur Fehlerkontrolle gebildet. Tritt ein Fehler bei der Prüfsummenbildung auf, so wird auf dem VC-12 Pfad der Fehlermeldung Far End Block Error FEBE zurückgesandt. Diese Fehlermeldung steht in Bit 3 des V5 Bytes. Bit 4 enthält den Path Trace zur Verbindungskennzeichnung. Die Bits 5-7 enthalten den Signal Label mit der Kennzeichnung des Nutzlastinhaltes des VC-12. Bit 8 enthält die Fehlermeldung Far End Receive Failure FERF, die im Falle einer Unterbrechung der bidirektionalen Übertragungsstrecke von der Signalsenke an die Signalquelle zurückgesendet wird.

Trotz unterschiedlichen Größen von VC-3, VC4 und VC12 sind die Funktionen gleich.

## 5. Pointeraktionen

### 5.1 Warum benötigen wir Pointeraktionen ?

An der Schnittstelle zwischen zwei Netzelementen können unterschiedliche Taktraten aufeinander treffen. Die Transportbitrate des Eingangssignals mit der Taktrate  $F_{in}$  und des Ausgangssignals mit der Taktrate  $F_{out}$  sind nicht miteinander gekoppelt. Bei der Synchronisation verschiebt sich der virtuelle Container VC-4 innerhalb des STM-1 Rahmens.

### 5.2 Dynamische VC-4 Ausrichtung und AU- 4 Pointer

Zur Erläuterung der Pointeraktionen wird der STM-1 Datenstrom genauer untersucht. Diesbezüglich werden die zeitlichen STM-1 Rahmen vertikal dargestellt, damit die Lage der virtuellen Container besser dargestellt werden können. Wir betrachten die Momentaufnahme des STM-1 Datenstroms [[Abbildung 5.1](#)]. Auf Grund der unterschiedlichen Taktraten von

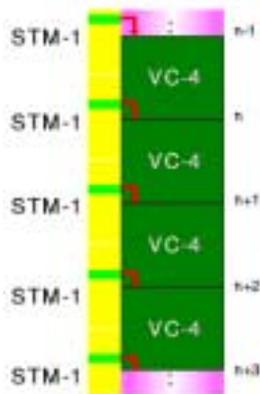


Abbildung 5.1 vertikale Darstellung der STM-1Rahmen

Eingangs- und Ausgangssignals liegt der virtuelle Container VC-4 nicht immer an der gleichen Position im Payloadbereich eines STM-1-Rahmens.

Der AU-4 Pointer gibt an, wie viele Bytes zwischen AU-Pointer und dem Beginn des VC-4 liegen. Der AU- 4 Pointer setzt sich aus den Bytes H1 und H2 zusammen. Die H3 Bytes werden zur Ausrichtung des virtuellen Containers verwendet. Der Wertebereich des AU-4 Pointers erstreckt sich von 0 – 782 [[Abbildung 5.2](#)].

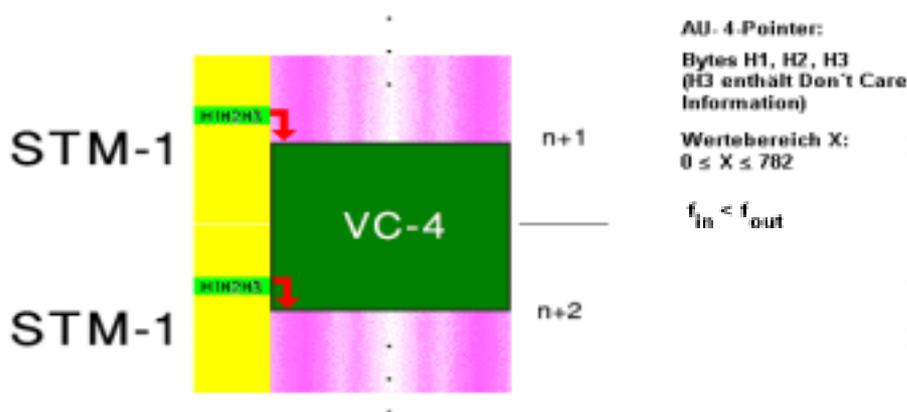


Abbildung 5.2 AU - 4 Pointer

## SDH – Grundlagen

Ist die Taktrate  $F_{in}$  des Eingangssignals kleiner als die Taktrate des Ausgangssignals [Abbildung 5.3], so werden drei zusätzliche Stuffbytes an den AU-4 Pointer angehängt. Dieser Vorgang heißt positive Ausrichtung bzw. positive Justification. Durch das Anhängen der drei neuen Stuffbytes erhöht sich der Pointerwert um eins. Dieser neue Pointerwert muß mindestens in den nächsten zwei STM-1-Rahmen unverändert bleiben. Erst dann kann eine erneute Pointeraktion durchgeführt werden.

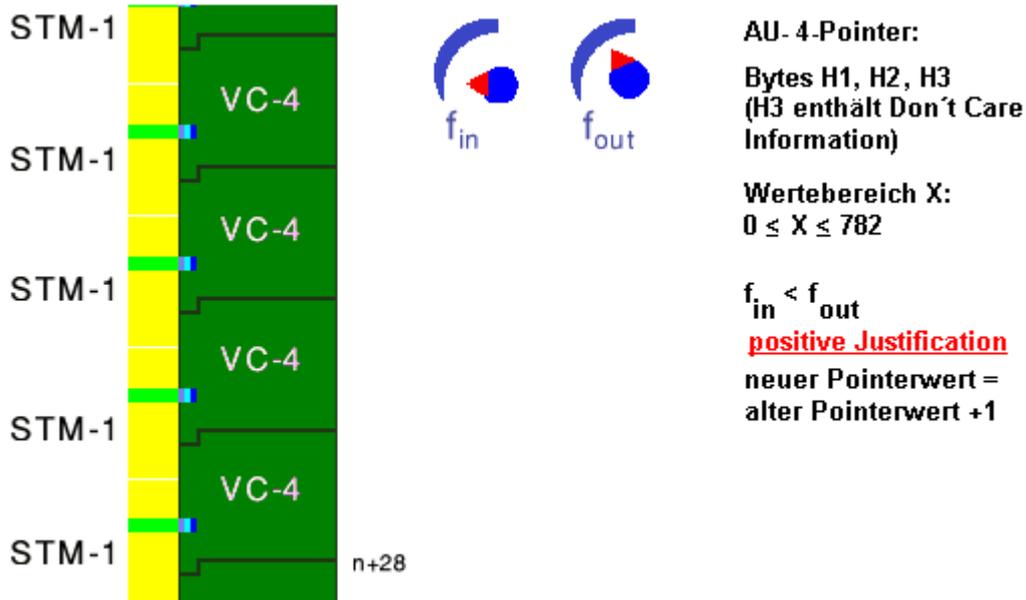


Abbildung 5.3 positive Justification

### Umgekehrter Fall

Ist die Taktrate  $F_{in}$  des Eingangssignals größer als die Taktrate  $F_{out}$  des Ausgangssignals [Abbildung 5.4], so werden die H3 Bytes des AU-4-Pointers mit Nutzlastdatenbytes aufgefüllt. Dieser Vorgang heißt negative Ausrichtung bzw. negative Justification. Bei der

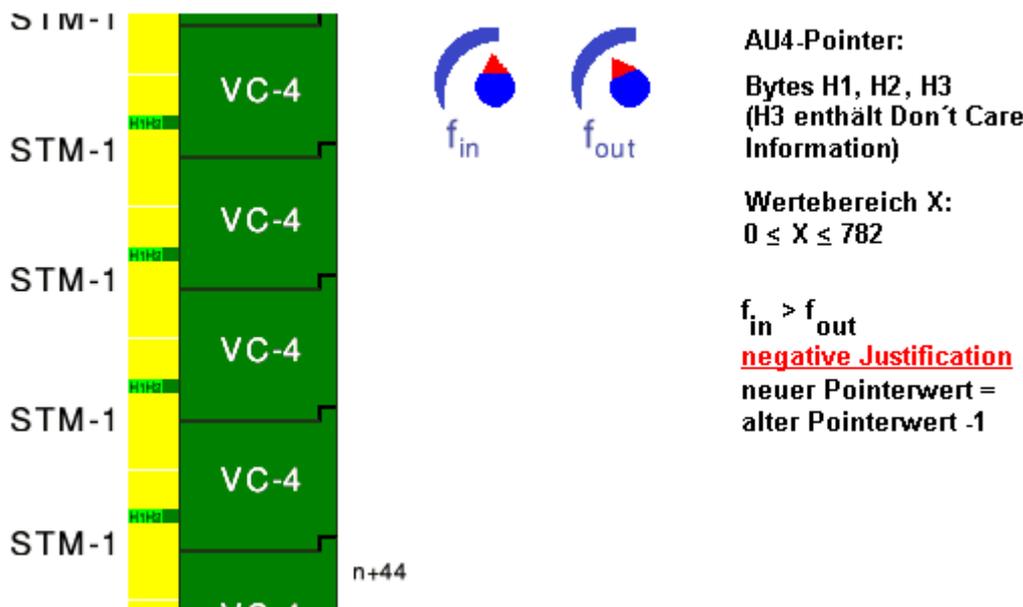


Abbildung 5.4 negative Justification

## SDH – Grundlagen

negativen Justification wird der Pointerwert um eins erniedrigt. Dieser neue Pointerwert muß auch hier mindestens in den nächsten zwei STM-1-Rahmen erhalten bleiben.

### 5.3 Dynamische VC-4-Ausrichtung VC-12

Auch bei der Ausrichtung von virtuellen Containern VC-12 für Tributary Units TU-12 wird die Pointertechnik eingesetzt. Der VC-12 Multiframe mit einer Gesamtkapazität von 140 bytes hat im ersten VC-12 das V5 Byte. Das erste Byte des VC-12 Multiframe, das V5 Byte, enthält den POH des VC-12. Der Rahmen der TU-12, der einen VC-12 Multiframe aufnimmt hat eine Kapazität von 144 Bytes [Abbildung 5.5].

Diese 4 zusätzlichen Bytes werden mit V1 bis V4 bezeichnet. V1 und V2 enthalten den Pointer. V3 wird als Pointeraktionsbyte bezeichnet. Es wird als Justificationbyte benutzt, ähnlich den H3 Bytes beim VC-4. V4 dient als Reservebyte und wird derzeit nicht benutzt.

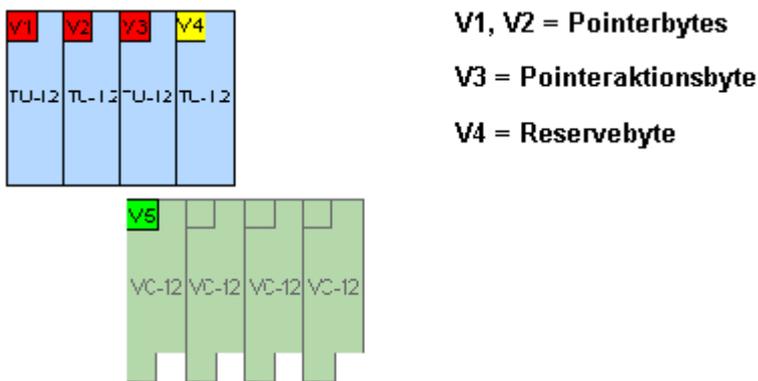


Abbildung 5.5 VC – 12 und TU -12

### 5.4 Kontinuierlicher Datenstrom

Betrachten wir einen kontinuierlichen Datenstrom und sind VC-12 und TU-12 zueinander synchron, so wird der VC-12 direkt hinter das V1 Byte eingefügt [Abbildung 5.6].

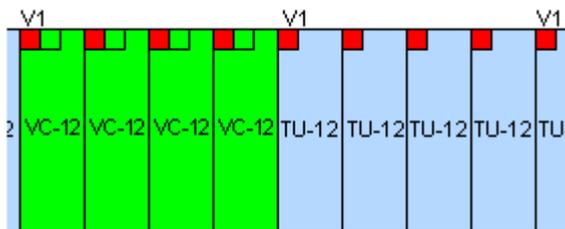


Abbildung 5.6 VC-12 und TU-12 sind synchron

Im Normalfall sind aber VC-12 und TU-12 zeitlich zueinander verschoben. Es gibt zwei Möglichkeiten, um den Multiframe VC-12 in den TU-12 einzupassen.

## SDH – Grundlagen

### 1. Möglichkeit:

Der VC-12 muß zwischengespeichert werden, bis er an die richtige Stelle hinter dem V1 Byte des folgenden TU-12 Rahmen eingefügt werden kann. Es wäre also ein zusätzlicher Speicher nötig, der eine nicht akzeptable Zeitverzögerung verursachen würde.

### 2. Möglichkeit:

Nutzt man die Pointertechnik, so kann der VC-12-Multiframe an jeder Stelle eingefügt werden. Der Pointer von V1 und V2 zeigt hierbei auf den Beginn des VC-12-Multiframe, d.h. er "schwimmt" auf dem TU-12, was man als Floating Mode bezeichnet [[Abbildung 5.7](#)].

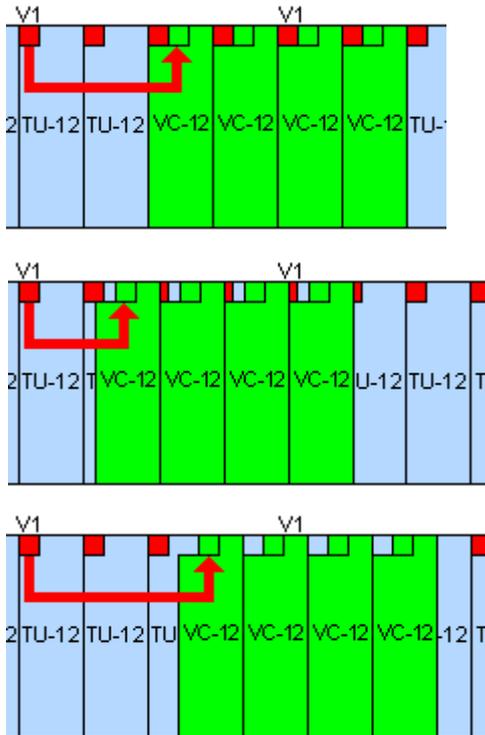


Abbildung 5.7 Floating Mode

### 6. Abkürzungen

APS	Automatic Protection Switch
ATM	Asynchroner Transfer Mode (hier: Zelle)
AU	Administration Unit
BIP	Bit Interleaved Parity
C	Container
CR	Carriage Return
ETSI	European Telecommunication Standardization Institute
FEBE	Far End Block Error
FERF	Far End Receive Failure
ITU-T	International Telecommunication Union - sector Telecommunication
LOF	Loss of Frame
LOS	Loss of Signal
MS	Multiplex Section
MSOH	Multiplex Section Overhead
NE	Netzelement
NPI	Null Pointer Indicator
PDH	Plesiochrone Digitale Hierarchie
POH	Path Overhead
PTR	Pointer
RP	Repeater
RS	Regenerator Section
RSOH	Regenerator Section Overhead
SDH	Synchrone Digitale Hierarchie / Synchronous Digital Hierarchy
SOH	Section Overhead
SONET	Synchronous Optical Network
STM	Synchrones Transport Modul
TU	Tributary Unit
TUG	Tributary Unit Group
VC	Virtueller Container

## 7. Tabellen- und Abbildungsverzeichnis

<b>Tabelle 2.1</b>	<b>Funktionen der Teilbereiche des STM –1 Rahmens .....</b>	<b>7</b>
<b>Tabelle 3.1</b>	<b>Containertypen C.....</b>	<b>8</b>
<b>Tabelle 3.2</b>	<b>Virtuelle Containertypen VC.....</b>	<b>8</b>
<b>Tabelle 4.1</b>	<b>Overheadbytes des VC-12 .....</b>	<b>23</b>
<b>Abbildung 1.1</b>	<b>PCM 30 System .....</b>	<b>Fehler! Textmarke nicht definiert.</b>
<b>Abbildung 1.2</b>	<b>Multiplexvorgänge .....</b>	<b>2</b>
<b>Abbildung 1.3</b>	<b>Hierarchieebene.....</b>	<b>3</b>
<b>Abbildung 1.4</b>	<b>ITU-T- Multiplexschema .....</b>	<b>4</b>
<b>Abbildung 1.5</b>	<b>ETSI- Multiplexschema .....</b>	<b>5</b>
<b>Abbildung 2.1</b>	<b>Rahmenaufbau .....</b>	<b>6</b>
<b>Abbildung 3.1</b>	<b>Virtueller Container VC-4.....</b>	<b>9</b>
<b>Abbildung 3.2</b>	<b>Virtueller Container VC-3.....</b>	<b>10</b>
<b>Abbildung 3.3</b>	<b>Virtueller Container VC-12.....</b>	<b>10</b>
<b>Abbildung 3.4</b>	<b>4*VC-12 Multiframe.....</b>	<b>11</b>
<b>Abbildung 3.5</b>	<b>Tributary Unit TU-12 .....</b>	<b>12</b>
<b>Abbildung 3.6</b>	<b>Tributary Unit Group TUG-2.....</b>	<b>12</b>
<b>Abbildung 3.7</b>	<b>Tributary Unit Group TUG-3.....</b>	<b>12</b>
<b>Abbildung 3.8</b>	<b>TUG-3 Struktur durch 7*TUG-2.....</b>	<b>13</b>
<b>Abbildung 3.9</b>	<b>TUG-3 Struktur durch VC-3 + TU-3Pointer.....</b>	<b>13</b>
<b>Abbildung 3.10</b>	<b>Tributary Unit TU-3 .....</b>	<b>14</b>
<b>Abbildung 3.11</b>	<b>VC-4 .....</b>	<b>14</b>
<b>Abbildung 3.12</b>	<b>Administration Unit AU-4.....</b>	<b>14</b>
<b>Abbildung 3.13</b>	<b>Gesamtübersicht der Nutzlaststrukturen in einem STM-1 Rahmen.....</b>	<b>15</b>
<b>Abbildung 4.1</b>	<b>synchrones Netz.....</b>	<b>16</b>
<b>Abbildung 4.2</b>	<b>Vereinfachtes Netz .....</b>	<b>16</b>
<b>Abbildung 4.3</b>	<b>Aufteilung der Section Overhead.....</b>	<b>17</b>
<b>Abbildung 4.4</b>	<b>Empfangsseite eines Netzelementes .....</b>	<b>17</b>
<b>Abbildung 4.5</b>	<b>Rahmenverlust Lost of Frame LOF .....</b>	<b>17</b>
<b>Abbildung 4.6</b>	<b>STM1- Identifier .....</b>	<b>18</b>
<b>Abbildung 4.7</b>	<b>Funktion der automatischen Leitungersatzschaltung .....</b>	<b>19</b>
<b>Abbildung 4.8</b>	<b>RSOH – AU-Pointer – MSOH .....</b>	<b>20</b>
<b>Abbildung 4.9</b>	<b>Verlauf der Fehlerkontrolle im vereinfachten Netz .....</b>	<b>21</b>
<b>Abbildung 4.10</b>	<b>Path Overhead Bytes von VC-4 POH und VC-3 POH .....</b>	<b>22</b>
<b>Abbildung 5.1</b>	<b>vertikale Darstellung der STM-1Rahmen.....</b>	<b>24</b>
<b>Abbildung 5.2</b>	<b>AU - 4 Pointer.....</b>	<b>24</b>
<b>Abbildung 5.3</b>	<b>positive Justification.....</b>	<b>25</b>
<b>Abbildung 5.4</b>	<b>negative Justification .....</b>	<b>25</b>
<b>Abbildung 5.5</b>	<b>VC – 12 und TU -12 .....</b>	<b>26</b>
<b>Abbildung 5.6</b>	<b>VC-12 und TU-12 sind synchron .....</b>	<b>26</b>
<b>Abbildung 5.7</b>	<b>Floating Mode.....</b>	<b>27</b>